

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-008385
 (43)Date of publication of application : 10.01.2003

(51)Int.Cl.

H03H 7/46
 H03H 7/01
 H03H 7/075

(21)Application number : 2001-183913

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 18.06.2001

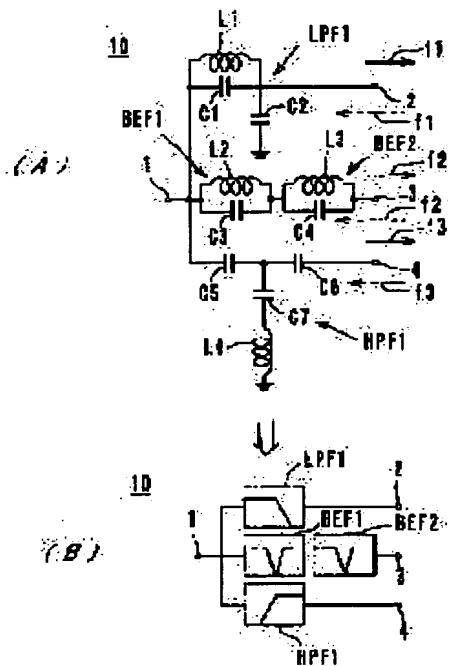
(72)Inventor : NOSAKA KOJI

(54) COMPOSITE LC FILTER CIRCUIT AND COMPOSITE LC FILTER COMPONENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a composite LC filter circuit and a composite LC filter part by which the freedom of degree in designing is large and an insertion loss is small.

SOLUTION: The composite LC filter circuit 10 consists of a low-pass filter LPF1, two band elimination filters BEF1, BEF2 and a high-pass filter HPF1. The filter LPF1 is connected between a common input terminal 1 and an output terminal 2, and its passing band is set to be f_1 . The filter HPF1 is connected between the terminal 1 and an output terminal 4, and its passing band is set to be $f_3 (>f_1)$. The two filters BEF1 and BEF2 are cascaded between the terminal 1 and an output terminal 3, and its passing band is set to be $f_2 (f_1 < f_2 < f_3)$.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-8385

(P2003-8385A)

(43)公開日 平成15年1月10日 (2003.1.10)

(51)Int.Cl.
H 03 H 7/46
7/01
7/075

識別記号

F I
H 03 H 7/46
7/01
7/075

テ-マ-ト*(参考)
A 5 J 0 2 4
A
Z

審査請求 未請求 請求項の数7 O L (全8頁)

(21)出願番号 特願2001-183913(P2001-183913)
(22)出願日 平成13年6月18日 (2001.6.18)

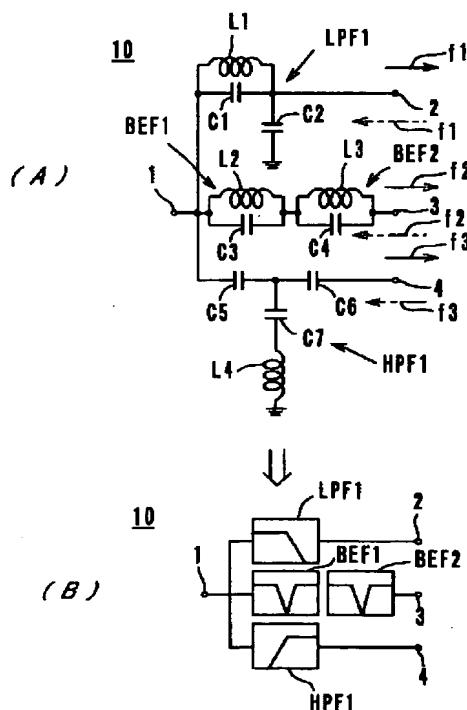
(71)出願人 000006231
株式会社村田製作所
京都府長岡市天神二丁目26番10号
(72)発明者 野阪 浩司
京都府長岡市天神二丁目26番10号 株式
会社村田製作所内
(74)代理人 100091432
弁理士 森下 武一
Fターム(参考) 5J024 AA01 CA10 DA01 DA25 EA01
EA02 EA03

(54)【発明の名称】複合型LCフィルタ回路及び複合型LCフィルタ部品

(57)【要約】

【課題】 設計の自由度が大きく、挿入損失が小さい複合型LCフィルタ回路及び複合型LCフィルタ部品を提供する。

【解決手段】 複合型LCフィルタ回路10は、低域通過フィルタLPF1と、二つの帯域阻止フィルタBEF1, BEF2と、高域通過フィルタHPF1とで構成されている。低域通過フィルタLPF1は、共通入力端子1と出力端子2との間に接続され、その通過帯域はf1に設定されている。高域通過フィルタHPF1は、共通入力端子1と出力端子4との間に接続され、その通過帯域はf3(>f1)に設定されている。二つの帯域阻止フィルタBEF1, BEF2は、共通入力端子1と出力端子3との間に縦続接続され、その通過帯域はf2(f1 < f2 < f3)に設定されている。



【特許請求の範囲】

【請求項1】少なくとも三つの異なる周波数の信号を分波する複合型LCフィルタ回路において、少なくとも低域通過フィルタと高域通過フィルタにて構成された分波回路を備えていることを特徴とする複合型LCフィルタ回路。

【請求項2】前記分波回路が、低域通過フィルタと高域通過フィルタと帯域通過フィルタにて構成されていることを特徴とする請求項1に記載の複合型LCフィルタ回路。

【請求項3】前記分波回路が、低域通過フィルタと高域通過フィルタと帯域阻止フィルタにて構成されていることを特徴とする請求項1に記載の複合型LCフィルタ回路。

【請求項4】少なくとも三つの異なる周波数の信号を合波する複合型LCフィルタ回路において、少なくとも低域通過フィルタと高域通過フィルタにて構成された合波回路を備えていることを特徴とする複合型LCフィルタ回路。

【請求項5】前記合波回路が、低域通過フィルタと高域通過フィルタと帯域通過フィルタにて構成されていることを特徴とする請求項4に記載の複合型LCフィルタ回路。

【請求項6】前記合波回路が、低域通過フィルタと高域通過フィルタと帯域阻止フィルタにて構成されていることを特徴とする請求項4に記載の複合型LCフィルタ回路。

【請求項7】請求項1～請求項6のいずれかに記載の複合型LCフィルタ回路を、複数の絶縁体層を積み重ねて構成した積層体に設けたことを特徴とする複合型LCフィルタ部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複合型LCフィルタ回路及び複合型LCフィルタ部品、例えば携帯電話等の移動体通信機器に使用される複合型LCフィルタ回路及び複合型LCフィルタ部品に関する。

【0002】

【従来の技術】従来、三つ以上の異なる周波数の信号を分波、あるいは合波する回路は、複数の帯域通過フィルタ（バンドパスフィルタ）を組み合わせて構成されていた。

【0003】

【発明が解決しようとする課題】ところが、従来の帯域通過フィルタのみで構成された分波回路又は合波回路では、移動体通信機器等を設計する際の自由度が小さく、近年の移動体通信機器のシステムの多様化に適応しにくいという問題があった。また、帯域通過フィルタのみで構成された分波回路又は合波回路は、構成素子数が多く、挿入損失が比較的大きいという問題もあった。

【0004】そこで、本発明の目的は、設計の自由度が大きく、挿入損失が小さい複合型LCフィルタ回路及び複合型LCフィルタ部品を提供することにある。

【0005】

【課題を解決するための手段と作用】前記目的を達成するため、本発明に係る複合型LCフィルタ回路は、少なくとも三つの異なる周波数の信号を分波する複合型LCフィルタ回路であって、少なくとも低域通過フィルタと高域通過フィルタにて構成された分波回路を備えていることを特徴とする。また、本発明に係る複合型LCフィルタ回路は、少なくとも三つの異なる周波数の信号を合波する複合型LCフィルタ回路であって、少なくとも低域通過フィルタと高域通過フィルタにて構成された合波回路を備えていることを特徴とする。そして、仕様に合わせて、低域通過フィルタ及び高域通過フィルタの他に、帯域通過フィルタや帯域阻止フィルタが使用される。

【0006】以上の構成により、帯域通過フィルタだけではなく、低域通過フィルタや高域通過フィルタ等のフィルタを採用することができ、移動体通信機器等の設計の自由度が大きくなる。

【0007】また、本発明に係る複合型LCフィルタ部品は、前述の特徴を有する複合型LCフィルタ回路を、複数の絶縁体層を積み重ねて構成した積層体に設けたことを特徴とする。以上の構成により、小型でかつ低背の複合型LCフィルタ部品が得られる。

【0008】

【発明の実施の形態】以下、本発明に係る複合型LCフィルタ回路及び複合型LCフィルタ部品の実施の形態について添付の図面を参照して説明する。

【0009】【第1実施形態、図1～図3】本発明に係る複合型LCフィルタ回路の一実施形態を示す電気回路図とブロック図を、それぞれ図1の(A)及び(B)に示す。図1に示すように、複合型LCフィルタ回路10は、低域通過フィルタ（ローパスフィルタ）L P F 1と、二つの帯域阻止フィルタ（バンドエリミュネーションフィルタ）B E F 1, B E F 2と、高域通過フィルタ（ハイパスフィルタ）H P F 1とで構成されている。低域通過フィルタL P F 1は、共通入力端子1と出力端子2との間に接続され、その通過帯域はf 1に設定されている。高域通過フィルタH P F 1は、共通入力端子1と出力端子4との間に接続され、その通過帯域はf 3(>f 1)に設定されている。二つの帯域阻止フィルタB E F 1, B E F 2は、共通入力端子1と出力端子3との間に継続接続され、その通過帯域はf 2(f 1 < f 2 < f 3)に設定されている。

【0010】2次の低域通過フィルタL P F 1は、インダクタL 1及びコンデンサC 1, C 2からなる。インダクタL 1とコンデンサC 1からなる並列共振回路の並列共振周波数は、帯域阻止フィルタB E F 1, B E F 2の

通過帯域 f_2 内あるいは高域通過フィルタHPF1の通過帯域 f_3 内、もしくは、帯域 f_2 と f_3 の間の周波数に入るように設計されている。つまり、低域通過フィルタLPF1は、帯域阻止フィルタBEF1, BEF2の通過帯域 f_2 及び高域通過フィルタHPF1の通過帯域 f_3 内において、インピーダンスが殆ど無限大になるように、減衰極が帯域 f_2 又は f_3 内もしくは帯域 f_2 と f_3 の間の周波数に位置している。

【0011】また、3次の高域通過フィルタHPF1は、コンデンサC5～C7及びインダクタL4からなる。インダクタL4とコンデンサC7からなる直列共振回路の直列共振周波数は、低域通過フィルタLPF1の通過帯域 f_1 内あるいは帯域阻止フィルタBEF1, BEF2の通過帯域 f_2 内、もしくは、帯域 f_1 と f_2 の間の周波数に入るように設計されている。つまり、高域通過フィルタHPF1は、低域通過フィルタLPF1の通過帯域 f_1 及び帯域阻止フィルタBEF1, BEF2の通過帯域 f_2 内において、インピーダンスが殆ど無限大になるように、減衰極が帯域 f_1 又は f_2 内もしくは帯域 f_1 と f_2 の間の周波数に位置している。

【0012】さらに、帯域阻止フィルタBEF1はインダクタL2とコンデンサC3の並列共振回路からなり、帯域阻止フィルタBEF2はインダクタL3とコンデンサC4の並列共振回路からなる。そして、帯域阻止フィルタBEF1の共振周波数を、低域通過フィルタLPF1の通過帯域 f_1 内に入るように設計するとともに、帯域阻止フィルタBEF2の共振周波数を、高域通過フィルタHPF1の通過帯域 f_3 内に入るように設計する。従って、帯域阻止フィルタBEF1, BEF2は、それぞれ帯域 f_1 , f_3 内に減衰極が位置し、帯域 f_1 , f_3 内においてフィルタBEF1, BEF2のインピーダンスは無限大になっている。

【0013】つまり、低域通過フィルタLPF1の通過帯域 f_1 は、高域通過フィルタHPF1と帯域阻止フィルタBEF1のインピーダンスが無限大になる周波数領域である。縦続接続された帯域阻止フィルタBEF1, BEF2の通過帯域 f_2 は、低域通過フィルタLPF1と高域通過フィルタHPF1のインピーダンスが無限大になる周波数領域である。高域通過フィルタHPF1の通過帯域 f_3 は、低域通過フィルタLPF1と帯域阻止フィルタBEF2のインピーダンスが無限大になる周波数領域である。この結果、信号の漏れが少なく、各フィルタの挿入損失を小さくできる。また、信号が通過する素子数を、従来の帯域通過フィルタのみで構成した分波回路の場合と比較して少なくでき、挿入損失の低減をより一層図ることができる。

【0014】以上の構成からなる複合型LCフィルタ回路10において、帯域 f_1 の高周波信号は共通入力端子1と出力端子2との間を通過し、帯域 f_2 の高周波信号は共通入力端子1と出力端子3との間を通過し、帯域 f_3

3の高周波信号は共通入力端子1と出力端子4との間を通過する。

【0015】例えば、800MHzのAMPS(Advanced Mobile Phone Service)の高周波信号と、1.5GHzのGPS(Global Positioning System)の高周波信号と、1.8～1.9GHzのPCS(Personal Communication Service)の高周波信号とを分波する場合には、共通入力端子1にアンテナを接続し、出力端子2に800MHzに対応した受信回路を接続し、出力端子3に1.5GHzに対応した受信回路を接続し、出力端子4に1.8～1.9GHzに対応した受信回路を接続する。

【0016】これにより、アンテナが受信した800MHzの受信信号は、低域通過フィルタLPF1を通過して800MHzの受信回路に出力される。アンテナが受信した1.5GHzの受信信号は、帯域阻止フィルタBEF1, BEF2を通過して1.5GHzの受信回路に出力される。アンテナが受信した1.8～1.9GHzの受信信号は、高域通過フィルタHPF1を通過して1.8～1.9GHzの受信回路に出力される。

【0017】ところで、前記説明は、複合型LCフィルタ回路10を分波器に適用する場合についての説明であるが、この複合型LCフィルタ回路10は合波器に適用することもできる。すなわち、低域通過フィルタLPF1は共通出力端子1と入力端子2との間に接続され、高域通過フィルタHPF1は共通出力端子1と入力端子4との間に接続され、二つの帯域阻止フィルタBEF1, BEF2は共通出力端子1と入力端子3との間に縦続接続される。さらに、共通出力端子1にアンテナを接続し、入力端子2に帯域 f_1 に対応した送信回路を接続し、入力端子3に帯域 f_2 に対応した送信回路を接続し、入力端子4に帯域 f_3 に対応した送信回路を接続する。

【0018】そして、図1において、一点鎖線 f_1 , f_2 , f_3 で示すように、各送信回路から出力された送信信号は、それぞれ低域通過フィルタLPF1、帯域阻止フィルタBEF1, BEF2および高域通過フィルタHPF1を通過した後、合波されて一つの信号として共通出力端子1から出力される。

【0019】なお、分波または合波する高周波信号の組み合わせは、PDC800(Personal Digital Cellular 800)の高周波信号と、PDC1500の高周波信号と、W-CDMAの高周波信号とであってもよい。あるいは、GSMの高周波信号と、DCSの高周波信号と、W-CDMAの高周波信号との組み合わせであってもよい。

【0020】図1の回路構成を有する複合型LCフィルタ部品10Aの一例の分解斜視図を図2に示す。図2に示すように、複合型LCフィルタ部品10Aは、各フィ

ルタを、絶縁体シート11を積み重ねてなる積層体内に配置している。絶縁体シート11は、セラミックの誘電体粉末や磁性体粉末を結合剤等と一緒に混練したものシート状にしたものである。各絶縁体シート11のシート厚は所定の寸法に設定されている。

【0021】絶縁体シート11の表面に設けたコンデンサパターン17は、絶縁体シート11を挟んでコンデンサパターン16、18に対向し、コンデンサC1、C2を形成している。引出しパターン19は、ビアホール30を介して渦巻形状のコイル導体パターンからなるインダクタL1に電気的に接続している。コンデンサパターン28は、コンデンサパターン26、27、29にそれぞれ対向してコンデンサC5、C6、C7を形成している。コンデンサパターン29は、ビアホール30を介して渦巻形状のコイル導体パターンからなるインダクタL4に電気的に接続している。

【0022】同様に、絶縁体シート11の表面にそれぞれ設けたコンデンサパターン20、21は、コンデンサパターン22、23に対向してコンデンサC3、C4を形成している。引出しパターン24、25は、それぞれビアホール30を介して渦巻形状のコイル導体パターンからなるインダクタL2、L3に電気的に接続している。コンデンサパターン22と23の中間接続点は、ビアホール30を介してインダクタL2とL3の中間接続点に電気的に接続している。これらコンデンサパターンやコイル導体パターンは、スパッタリング法、蒸着法、印刷法、フォトリソグラフィ等の方法により形成され、Ag-Pd、Ag、Pd、Cu等の材料からなる。

【0023】各シート11は積み重ねられ、一体的に焼成されることにより、図3に示すように積層体40とされる。積層体40の手前側の側面には共通入力端子1が形成され、奥側の側面には出力端子3及びグランド端子Gが形成されている。積層体40の左の端面には出力端子2が形成され、右の端面には出力端子4が形成されている。端子1～4、Gはスパッタリング法、蒸着法、塗布法等の方法によって形成され、Ag-Pd、Ag、Pd、Cu、Cu合金等の材料からなる。

【0024】共通入力端子1は、コンデンサパターン18、26、コンデンサパターン20及び引出しパターン19、24に電気的に接続されている。出力端子2は、コンデンサパターン17及びインダクタL1のコイル導体パターンに電気的に接続されている。出力端子3は、コンデンサパターン21及び引出しパターン25に電気的に接続されている。出力端子4は、コンデンサパターン27に電気的に接続されている。グランド端子Gはコンデンサパターン16及びインダクタL4のコイル導体パターンに電気的に接続されている。こうして、積層体40に、図1の回路を形成することにより、低背かつ小型のLCフィルタ部品10Aを得ることができる。

【0025】【第2実施形態、図4】本発明に係る複合

型LCフィルタ回路の第2実施形態を示す電気回路図とブロック図を、それぞれ図4の(A)及び(B)に示す。この複合型LCフィルタ回路50は、三つの異なる周波数の信号を分波する回路として使用したり、あるいは、三つの異なる周波数の信号を合波する回路として使用したりできる。図4に示すように、複合型LCフィルタ回路50は、低域通過フィルタLPF1と、帯域通過フィルタ(バンドパスフィルタ)BPFと、高域通過フィルタHPF1とで構成されている。低域通過フィルタLPF1は、共通入出力端子1と入出力端子2との間に接続され、その通過帯域はf1に設定されている。高域通過フィルタHPF1は、共通入出力端子1と入出力端子4との間に接続され、その通過帯域はf3(>f1)に設定されている。帯域通過フィルタBPFは、共通入出力端子1と入出力端子3との間に接続され、その通過帯域はf2(f1 < f2 < f3)に設定されている。

【0026】低域通過フィルタLPF1は、帯域通過フィルタBPFの通過帯域f2及び高域通過フィルタHPF1の通過帯域f3において、インピーダンスが殆ど無限大になるように設計されている。また、高域通過フィルタHPF1は、低域通過フィルタLPF1の通過帯域f1及び帯域通過フィルタBPFの通過帯域f2において、インピーダンスが殆ど無限大になるように設計されている。

【0027】さらに、帯域通過フィルタBPFは、インダクタL5とコンデンサC9の並列共振回路と、インダクタL6とコンデンサC10の並列共振回路と、三つの結合コンデンサC8、C11、C12からなる。そして、インダクタL5とコンデンサC9の並列共振周波数、および、インダクタL6とコンデンサC10の並列共振周波数を、帯域通過フィルタBPFの通過帯域f2内に入るよう設計するとともに、コンデンサC10を付加することによる極を低域通過フィルタLPF1の通過帯域f1、および、高域通過フィルタHPF1の通過帯域f3内に入るよう設計する。従って、帯域通過フィルタBPFは、それぞれ帯域f1、f3内に減衰極が位置し、帯域f1、f3内においてフィルタBPFのインピーダンスは殆ど無限大になっている。

【0028】つまり、低域通過フィルタLPF1の通過帯域f1は、帯域通過フィルタBPFと高域通過フィルタHPF1のインピーダンスが無限大になる周波数領域である。帯域通過フィルタBPFの通過帯域f2は、低域通過フィルタLPF1と高域通過フィルタHPF1のインピーダンスが無限大になる周波数領域である。高域通過フィルタHPF1の通過帯域f3は、低域通過フィルタLPF1と帯域通過フィルタBPFのインピーダンスが無限大になる周波数領域である。この結果、信号の漏れが少なく、各フィルタの挿入損失を小さくできる。

【0029】【第3実施形態、図5】本発明に係る複合型LCフィルタ回路の第3実施形態を示す電気回路図と

ブロック図を、それぞれ図5の(A)及び(B)に示す。この複合型LCフィルタ回路60は、三つの異なる周波数の信号を分波する回路として使用したり、あるいは、三つの異なる周波数の信号を合波する回路として使用したりできる。図5に示すように、複合型LCフィルタ回路60は、二つの低域通過フィルタLPF1, LPF2と、二つの高域通過フィルタHPF1, HPF2とで構成されている。共通入出力端子1と入出力端子2との間には、低域通過フィルタLPF1とLPF2が継続接続され、端子1と端子2の間の通過帯域はf1に設定されている。共通入出力端子1と入出力端子4との間には、高域通過フィルタHPF1が接続され、端子1と端子4の間の通過帯域はf3(>f1)に設定されている。共通入出力端子1と入出力端子3との間には、低域通過フィルタLPF1と高域通過フィルタHPF2が継続接続され、端子1と端子3の間の通過帯域はf2(f1< f2< f3)に設定されている。

【0030】低域通過フィルタLPF1は、帯域f1とf2の周波数を通過させるとともに、帯域f3の周波数内においてインピーダンスが無限大になるように設計されている。低域通過フィルタLPF2は、帯域f1の周波数を通過させるとともに、帯域f2の周波数内においてインピーダンスが無限大になるように設計されている。高域通過フィルタHPF1は、帯域f3の周波数を通過させるとともに、帯域f1及びf2の周波数内においてインピーダンスが無限大になるように設計されている。高域通過フィルタHPF2は、帯域f2の周波数を通過させるとともに、帯域f1の周波数内においてインピーダンスが無限大になるように設計されている。

【0031】つまり、端子1と端子2の間の通過帯域f1は、高域通過フィルタHPF1, HPF2のインピーダンスが無限大になる周波数領域である。端子1と端子3の間の通過帯域f2は、低域通過フィルタLPF2と高域通過フィルタHPF1のインピーダンスが無限大になる周波数領域である。端子1と端子4の間の通過帯域f3は、低域通過フィルタLPF1のインピーダンスが無限大になる周波数領域である。この結果、信号の漏れが少なく、各フィルタの挿入損失を小さくできる。

【0032】【第4実施形態、図6】本発明に係る複合型LCフィルタ回路の第4実施形態を示す電気回路図とブロック図を、それぞれ図6の(A)及び(B)に示す。この複合型LCフィルタ回路70は、三つの異なる周波数の信号を分波する回路として使用したり、あるいは、三つの異なる周波数の信号を合波する回路として使用したりできる。図6に示すように、複合型LCフィルタ回路70は、二つの低域通過フィルタLPF1, LPF2と、二つの高域通過フィルタHPF1, HPF2とで構成されている。共通入出力端子1と入出力端子2との間には、低域通過フィルタLPF1が接続され、端子1と端子2の間の通過帯域はf1に設定されている。共

通入出力端子1と入出力端子4との間には、高域通過フィルタHPF1, HPF2が継続接続され、端子1と端子4の間の通過帯域はf3(>f1)に設定されている。共通入出力端子1と入出力端子3との間には、高域通過フィルタHPF1と低域通過フィルタLPF2が継続接続され、端子1と端子3の間の通過帯域はf2(f1< f2< f3)に設定されている。

【0033】低域通過フィルタLPF1は、帯域f1の周波数を通過させるとともに、帯域f2及びf3の周波数内においてインピーダンスが無限大になるように設計されている。低域通過フィルタLPF2は、帯域f2の周波数を通過させるとともに、帯域f3の周波数内においてインピーダンスが無限大になるように設計されている。高域通過フィルタHPF1は、帯域f2及びf3の周波数を通過させるとともに、帯域f1の周波数内においてインピーダンスが無限大になるように設計されている。高域通過フィルタHPF2は、帯域f3の周波数を通過させるとともに、帯域f2の周波数内においてインピーダンスが無限大になるように設計されている。

【0034】つまり、端子1と端子2の間の通過帯域f1は、高域通過フィルタHPF1のインピーダンスが無限大になる周波数領域である。端子1と端子3の間の通過帯域f2は、低域通過フィルタLPF1と高域通過フィルタHPF2のインピーダンスが無限大になる周波数領域である。端子1と端子4の間の通過帯域f3は、低域通過フィルタLPF1, LPF2のインピーダンスが無限大になる周波数領域である。この結果、信号の漏れが少なく、各フィルタの挿入損失を小さくできる。

【0035】【第5実施形態、図7】第5実施形態は、周波数の異なる4種類の高周波信号(例えばAMPS、PCS、GPS及びBlue-footの高周波信号)を分波したり、あるいは合波したりできる複合型LCフィルタ回路について説明する。第5実施形態の複合型LCフィルタ回路を示す電気回路図とブロック図を、それぞれ図7の(A)及び(B)に示す。

【0036】図7に示すように、複合型LCフィルタ回路80は、三つの低域通過フィルタLPF1～LPF3と、三つの高域通過フィルタHPF1～HPF3とで構成されている。共通入出力端子1と入出力端子2との間には、低域通過フィルタLPF1とLPF2が継続接続され、端子1と端子2の間の通過帯域はf1に設定されている。共通入出力端子1と入出力端子3との間には、低域通過フィルタLPF1と高域通過フィルタHPF2が継続接続され、端子1と端子3の間の通過帯域はf2に設定されている。共通入出力端子1と入出力端子4との間には、高域通過フィルタHPF1と低域通過フィルタLPF3が継続接続され、端子1と端子4の間の通過帯域はf3に設定されている。共通入出力端子1と入出力端子5との間には、高域通過フィルタHPF1, HPF3が継続接続され、端子1と端子5の間の通過帯域は

f_4 に設定されている。通過帯域 $f_1 \sim f_4$ の間には、 $f_1 < f_2 < f_3 < f_4$ の関係がある。

【0037】低域通過フィルタ LPF 1 は、帯域 f_1 と f_2 の周波数を通過させるとともに、帯域 f_3 及び f_4 の周波数内においてインピーダンスが無限大になるように設計されている。低域通過フィルタ LPF 2 は、帯域 f_1 の周波数を通過させるとともに、帯域 f_2 の周波数内においてインピーダンスが無限大になるように設計されている。低域通過フィルタ LPF 3 は、帯域 f_3 の周波数を通過させるとともに、帯域 f_4 の周波数内においてインピーダンスが無限大になるように設計されている。高域通過フィルタ HPF 1 は、帯域 f_3 及び f_4 の周波数を通過させるとともに、帯域 f_1 及び f_2 の周波数内においてインピーダンスが無限大になるように設計されている。高域通過フィルタ HPF 2 は、帯域 f_2 の周波数を通過させるとともに、帯域 f_1 の周波数内においてインピーダンスが無限大になるように設計されている。高域通過フィルタ HPF 3 は、帯域 f_4 の周波数を通過させるとともに、帯域 f_3 の周波数内においてインピーダンスが無限大になるように設計されている。

【0038】つまり、端子 1 と端子 2 の間の通過帯域 f_1 は、高域通過フィルタ HPF 1, HPF 2 のインピーダンスが無限大になる周波数領域である。端子 1 と端子 3 の間の通過帯域 f_2 は、低域通過フィルタ LPF 2 と高域通過フィルタ HPF 1 のインピーダンスが無限大になる周波数領域である。端子 1 と端子 4 の間の通過帯域 f_3 は、低域通過フィルタ LPF 1 と高域通過フィルタ HPF 3 のインピーダンスが無限大になる周波数領域である。端子 1 と端子 5 の間の通過帯域 f_4 は、低域通過フィルタ LPF 1, LPF 3 のインピーダンスが無限大になる周波数領域である。この結果、信号の漏れが少なく、各フィルタの挿入損失を小さくできる。

【0039】【他の実施形態】なお、本発明に係る複合型 LC フィルタ回路及び複合型 LC フィルタ部品は前記実施形態に限定するものではなく、その要旨の範囲内で種々に変更することができる。例えば、インダクタパターンの形状は任意であり、渦巻状の他に、蛇行形状や直線形状等であってもよい。

【0040】また、前記実施形態は、三つあるいは四つの異なる周波数の信号を分波したり、あるいは、三つあるいは四つの異なる周波数の信号を合波したりするものであるが、これに限定されるものではなく、五つ以上の異なる周波数の信号を分波あるいは合波するものに適用してもよい。

【0041】また、前記実施形態は個產品の場合を例にして説明したが、量産時の場合には複数個分の複合型 LC フィルタ部品を備えたマザー基板を製作し、所望のサイズに切り出して製品とする。さらに、前記実施形態は、導体が形成された絶縁体シートを積み重ね後、一体的に焼成するものであるが、必ずしもこれに限定されない。

い。シートは予め焼成されたものを用いてもよい。また、以下に説明する製法によって複合型 LC フィルタ部品を製作してもよい。印刷等の手段によりペースト状の絶縁体材料を塗布して絶縁体層を形成した後、その絶縁体層の表面にペースト状の導電体材料を塗布して任意の導体を形成する。次に、ペースト状の絶縁体材料を前記導体の上から塗布する。こうして順に重ね塗りすることによって積層構造を有する複合型 LC フィルタ部品が得られる。

【0042】また、コンデンサやインダクタは、前記実施形態では積層体内に内蔵しているが、その一部をチップ部品に換えて、積層体の表面に実装したり、あるいは外付けしたりしてもよい。

【0043】

【発明の効果】以上の説明から明らかなように、本発明によれば、帯域通過フィルタだけでなく、低域通過フィルタや高域通過フィルタ等の各種のフィルタを採用することができ、携帯電話等の移動体通信機器を設計する際の自由度が大きくなる。さらに、構成素子数を抑えることができ、挿入損失を小さくできる。

【図面の簡単な説明】

【図1】本発明に係る複合型 LC フィルタ回路の第1実施形態を示すもので、(A) は電気回路図、(B) はブロック図。

【図2】図2の回路を有する複合型 LC フィルタ部品の分解斜視図。

【図3】図2に示した複合型 LC フィルタ部品の外観斜視図。

【図4】本発明に係る複合型 LC フィルタ回路の第2実施形態を示すもので、(A) は電気回路図、(B) はブロック図。

【図5】本発明に係る複合型 LC フィルタ回路の第3実施形態を示すもので、(A) は電気回路図、(B) はブロック図。

【図6】本発明に係る複合型 LC フィルタ回路の第4実施形態を示すもので、(A) は電気回路図、(B) はブロック図。

【図7】本発明に係る複合型 LC フィルタ回路の第5実施形態を示すもので、(A) は電気回路図、(B) はブロック図。

【符号の説明】

10, 50, 60, 70, 80…複合型 LC フィルタ回路

10A…複合型 LC フィルタ部品

11…絶縁体シート

40…積層体

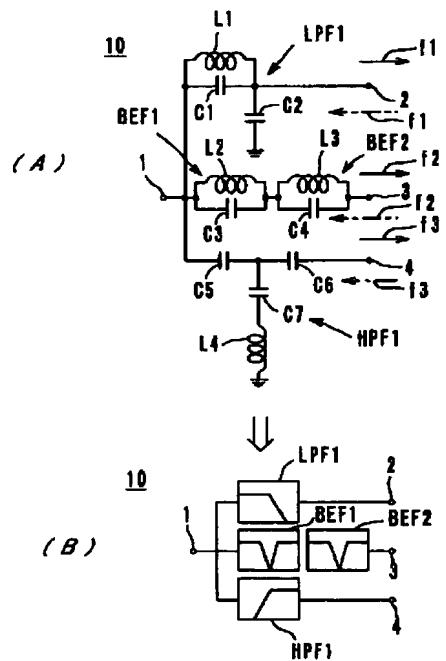
LPF 1～LPF 3…低域通過フィルタ

HPF 1～HPF 3…高域通過フィルタ

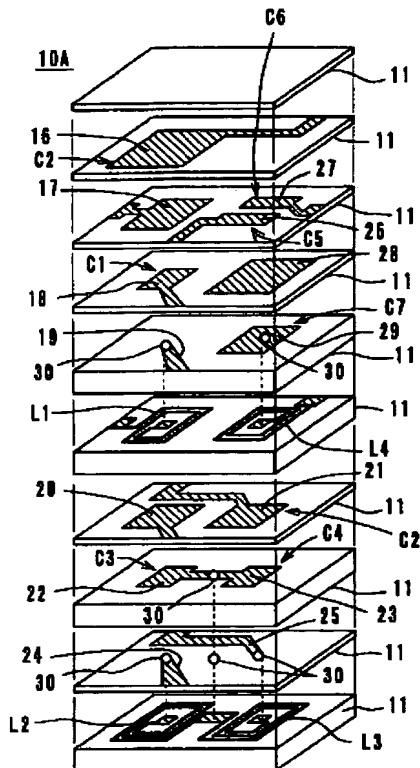
B E F 1, B E F 2…帯域阻止フィルタ

B P F…帯域通過フィルタ

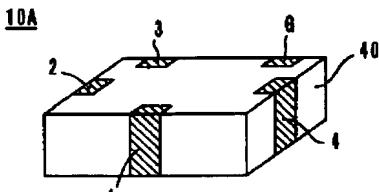
【図1】



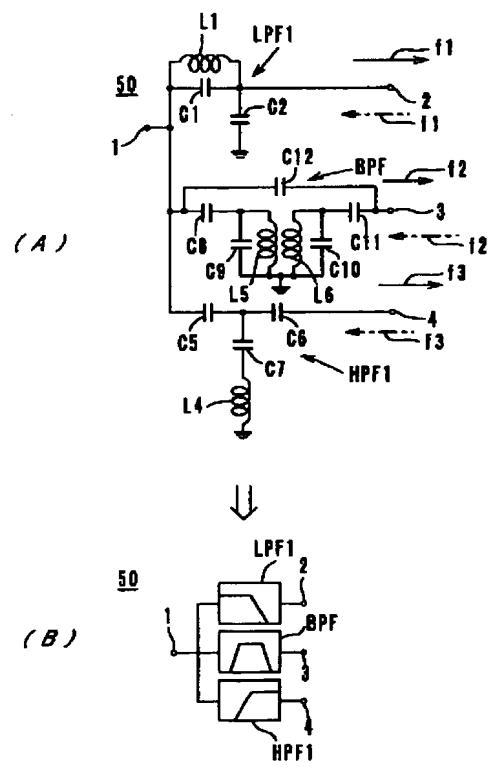
【図2】



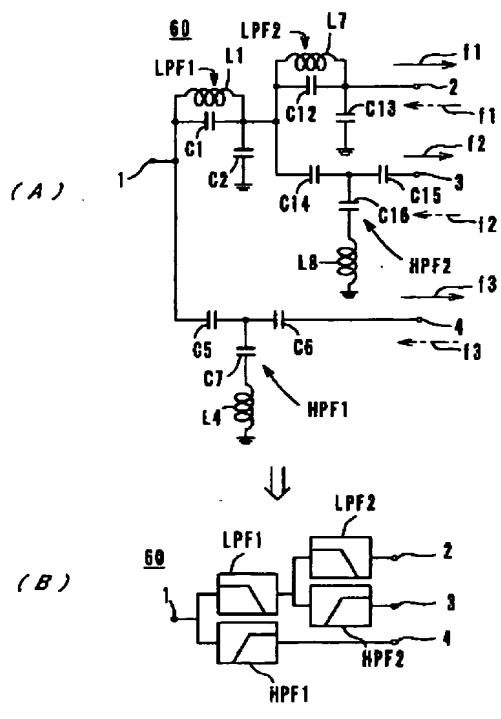
【図3】



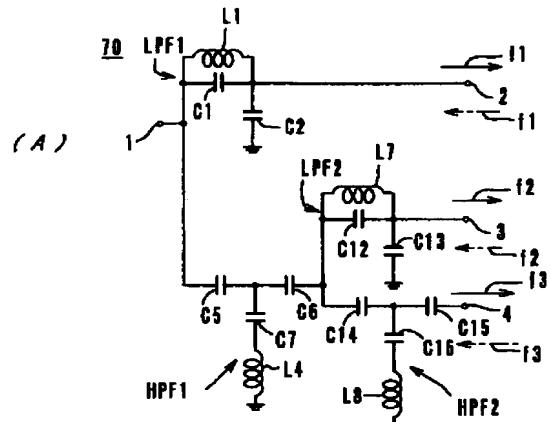
【図4】



【図5】



【図6】



(B)

[図 7]

